

Estabilitat d'amplificadors. Oscil·ladors.

ANALISI DE L'ESTABILITAT D'AMPLIFICADORS

L'objectiu d'aquesta apartat és introduir un mètode per calcular el guany de laç $L(j\omega)$ amb PSpice, i així poder determinar el marge de fase i guany d'un amplificador realimentat.

Tècnica per determinar el guany de laç $L(j\omega)$ amb PSpice

Un mètode pràctic per calcular el guany de laç es descriu a continuació:

1. S'anul·len primer les fonts d'entrada en alterna, deixant només les fonts de polarització i alimentació.
2. Es romp el laç de realimentació. L'elecció del lloc en particular a on es romp el laç és irrelevant.
3. S'injecta una tensió de test V_T .
4. Es mesura la tensió en circuit obert al punt de retorn del laç, V_R .
5. S'injecta un corrent de test I_T .
6. Es mesura el corrent de curt-circuit al punt de retorn, I_R .
7. El guany de laç ve donat per l'expressió:

$$L = - \left[\frac{V_T}{V_R} + \frac{I_T}{I_R} \right]^{-1} \quad (1)$$

per tant, el mòdul i la fase es poden calcular/representar a partir de les expressions

$$|L|_{dB} = -20 \log \left(\frac{V_T}{V_R} + \frac{I_T}{I_R} \right) \quad \text{Fase}(L) = -180^\circ - \text{Fase} \left(\frac{V_T}{V_R} + \frac{I_T}{I_R} \right) \quad (2) \text{ i } (3)$$

El procediment seguit per dur a terme les passes abans esmentades amb el PSpice s'il·lustra a continuació amb un exemple. La Figura 1 mostra un amplificador inversor implementat amb un operacional uA741 (al dibuix ja s'ha anul·lat la font de senyal d'entrada). El circuit inclou també una resistència i un condensador de càrrega, R_L i C_L , així com la capacitat paràsitica de l'entrada inversora, C_n . A la Figura 1.(a) es presenta el circuit utilitzat per calcular la relació I_T/I_R , mentre que el de la Figura 1.(b) servirà per calcular la relació V_T/V_R . Caldrà simular **ambdós circuits a l'hora** ja que per graficar el mòdul o la fase necessitem les mesures d'ambdós circuits simultàneament. Notau els punts següents:

- El condensador C_∞ i la bobina L_∞ s'utilitzen per tal que el PSpice pugui calcular correctament el punt de treball. És a dir, aquests elements fan que el laç de realimentació no es rompi en DC (el condensador és un circuit obert i la bobina un curtcircuit), però sí en alterna (el condensador és un curtcircuit i la bobina un circuit obert).
- La font d'alterna V_S ens permet injectar el corrent de test I_T , mentre que la font de continua V_{amp} ens permet mesurar el corrent de retorn I_R .
- La font de corrent alterna I_S ens permet injectar la tensió de test V_T , mentre que V_R es mesura directament.

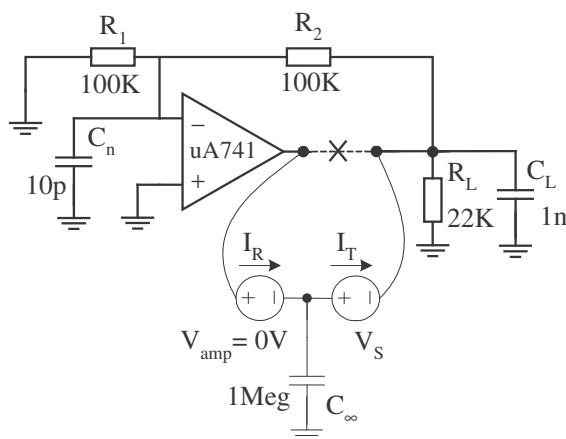


Figura 1.(a)

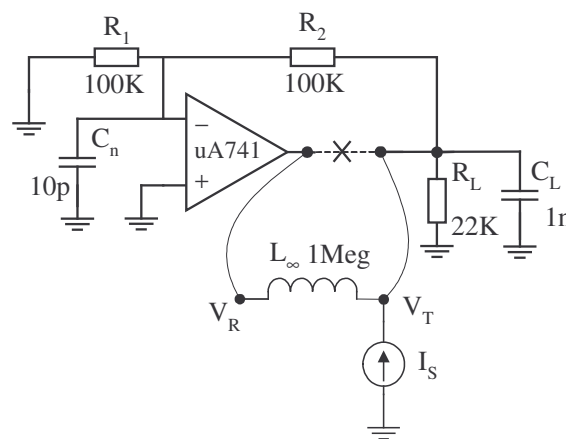


Figura 1.(b)

El codi PSpice utilitzat per simular els circuits es mostra a continuació:

Determinació del guany de llaç L
.lib eval.lib

```
VCC 10 0 dc 15
VEE 11 0 dc -15
* components de figura 1(a)
R1sc 0 1 100k
R2sc 1 3 100k
Cnsc 1 0 10p
RLsc 3 0 22k
CLsc 3 0 1n
XOAsc 0 1 10 11 2 ua741
C00 4 0 1Meg
Vamp 2 4 dc 0V
Vs 4 3 ac 1V
```

* components de figura 1(b)

```
R1ocp 0 15 100k
R2ocp 15 17 100k
Cnocp 15 0 10p
RLocp 17 0 22k
CLocp 17 0 1n
XOAocp 0 15 10 11 16 ua741
L00p 16 17 1Meg
Is 0 17 ac 1m
```

```
.ac dec 100 1 10meg
.probe
.end
```

Exemple de determinació del guany de llaç, i marges de guany i fase

Amb el PSpice, caldrà que faceu el següent:

1. Entrau el codi PSpice abans detallat.
2. Realitzau la simulació.
3. Dibuixau amb l'eina Probe el mòdul i la fase del guany de llaç, utilitzant les expressions (2) i (3). Notau que amb PSPICE podeu utilitzar les funcions DB() i P() per calcular dBs i fases respectivament, i per tant:

$$|L|_{dB} = -20 \log \left(\frac{V_T}{V_R} + \frac{I_T}{I_R} \right) = -DB \left(\frac{V_T}{V_R} + \frac{I_T}{I_R} \right)$$

$$\text{Fase}(L) = -180^\circ - \text{Fase} \left(\frac{V_T}{V_R} + \frac{I_T}{I_R} \right) = -180^\circ - P \left(\frac{V_T}{V_R} + \frac{I_T}{I_R} \right)$$

4. Estimau amb l'ajut dels cursors el marge de guany i el marge de fase de l'amplificador.

COMPENSACIÓ D'UN AMPLIFICADOR

L'objectiu d'aquest apartat és experimentar amb un mètode de compensació d'amplificadors implementats amb amplificador operacional, basat en la reducció del guany de llaç mitjançant la reducció de la β .

El mètode consisteix en afegir una resistència R_C entre les dues entrades de l'amplificador operacional. El valor de la R_C dependrà del marge de fase que es vulgui aconseguir.

Amb el PSpice, caldrà que faceu el següent:

1. En el codi PSpice del circuit que heu simulat anteriorment augmentau la capacitat de càrrega a $C_L = 100n$.
2. Realitzau la simulació i dibuixau el mòdul i la fase del guany de llaç per determinar el marge de guany i el marge de fase de l'amplificador. Comprovau que l'amplificador és **inestable**.
3. Introduïu ara una resistència R_C entre les entrades del ua741 (notau que al codi PSpice haureu de posar **dues** resistències, una al circuit utilitzat per calcular I_T/I_R , i l'altre a l'utilitzat per calcular V_T/V_R).
4. Utilitzau les comandes de PSpice `.param` i `.step` per realitzar una simulació que calculi el guany de llaç per a diferents valors de la resistència R_C . Per exemple, podeu calcular el guany de llaç pels següents valors de R_C : $1k\Omega$, $5k\Omega$, $50k\Omega$, $33k\Omega$, $50k\Omega$, $100k\Omega$, $330k\Omega$, i $100M\Omega$. Podeu consultar la sintaxi d'aquestes comandes de PSpice al manual que penja de la pàgina web de l'assignatura. Per exemple, les següents sentències defineixen un paràmetre RCP que farà que la resistència R_C , definida entre els nodes 1 i 2, prengui els valors 1K, 10K i 100K.

```
.param RCP = 1k  **el valor per defecte de RCP es 1k

RC 1 2 {RCP}

.step param RCP list 1K 10K 100K
```

5. Dibuixau el mòdul i la fase del guany de llaç, i determinau el marge de guany i el marge de fase de l'amplificador per cada valor de R_C . Per quins valors de R_C és estable l'amplificador?
6. A la següent simulació estudiarem com l'*overshoot* de la resposta de l'amplificador a un esglaió (veure Figura 2) depèn del marge de fase (o del marge de guany). Per fer això, introduïu el codi PSpice de l'amplificador inversor que es mostra a la Figura 3. Haureu de fer ara una simulació temporal (`.tran`) utilitzant com a entrada de l'amplificador, V_S , un tren de polsos definit amb la següent instrucció de PSpice:

```
Vs 100 0 pulse 0 -10m 200u 1u 1u 200u 400u
```

a on s'ha suposat que la font d'entrada V_S es troba entre els nodes 100 i 0. Feis la nova simulació realitzant el mateix escombrat de valors per R_C utilitzat a la simulació del punt 4. A partir dels resultats de la simulació, obteniu valors per tal de dibuixar una gràfica de l'*overshoot* (eix y) en funció del marge de fase (eix x).

7. Finalment, comprovarem que el circuit compensat presenta un diagrama de Bode per l'amplitud del guany molt similar al del circuit sense compensar. Això és, el fet de compensar el circuit no modifica el funcionament en freqüència del circuit sense compensar, si ens restringim a un determinat rang de baixes freqüències. Per veure això feis les simulacions adequades per obtenir els Bodes dels circuit de la Figura 3, amb i sense la resistència de compensació R_C , i comparau els dos Bodes comentant les similituds i diferències.

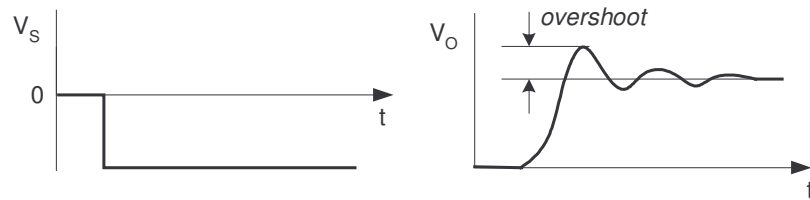


Figura 2

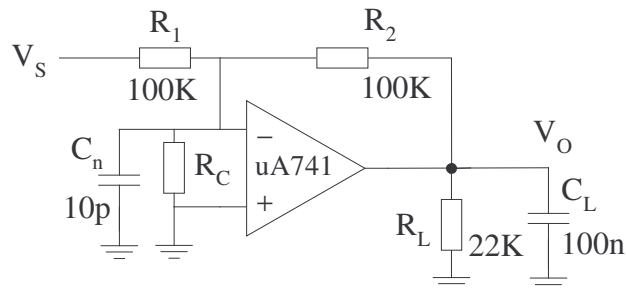


Figura 3

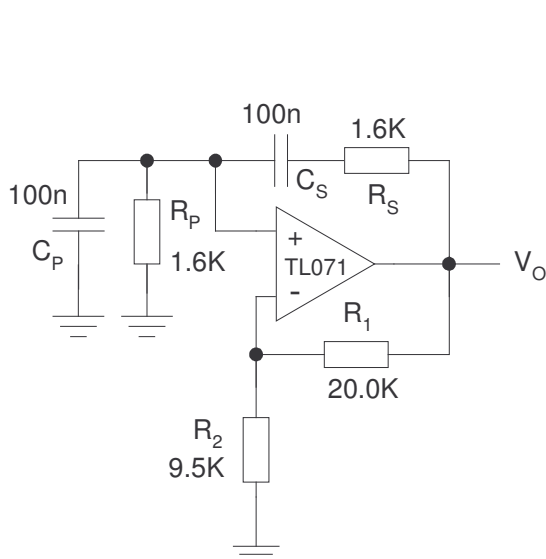


Figura 4.a

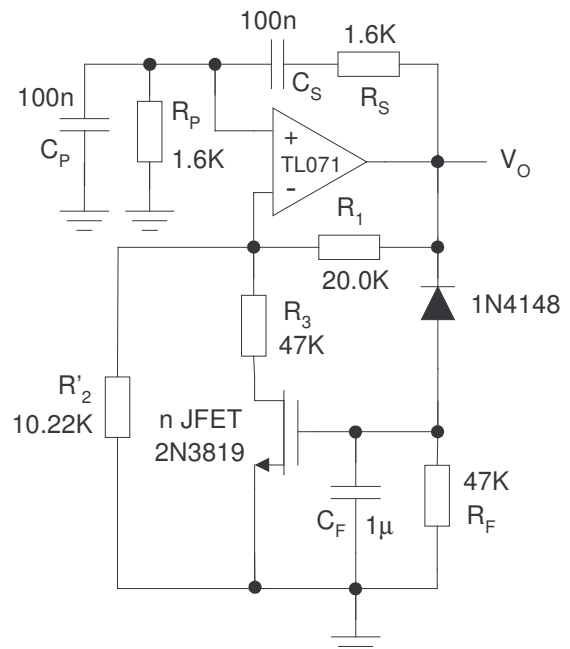


Figura 4.b

MUNTATGE D'UN OSCIL.LADOR SENOIAL

En aquest apartat es muntarà i simularà un oscil.lador senoïdal de pont de Wien. Per tal de millorar la distorsió de la senyal generada s'afegirà al circuit un control automàtic d'amplitud.

Oscil.lador de pont de Wien

- Analitzau el circuit oscil.lador de pont de Wien de la Figura 4.a, per tal de determinar la freqüència d'oscil.lació i la condició d'engegament de les oscil.lacions. Primer heu de resoldre el cas general (amb R_S , R_P , C_S i C_P). A les expressions generals, particularitzau pel cas de $R_S = R_P = R$ i $C_S = C_P = C$.

- Simulau el circuit amb PSpice, amb els valors dels components indicats a la Figura 4.a.
- Montau el circuit de la Figura 4.a en el *proto-board*, substituint la resistència R_2 per una resistència de $9.5k\Omega$ en sèrie amb un potenciòmetre de $1k\Omega$. Ajustau el potenciòmetre just en el punt en que un petit augment del seu valor fa que el circuit deixi d'oscil·lar. Visualitzau amb l'oscil·loscopi el senyal de sortida i discutiu si té la forma esperada. Mesurau l'amplitud del senyal de sortida i la freqüència d'oscil·lació. Comparau els resultats obtinguts amb els simulats anteriorment.
- Anau disminuint el valor del potenciòmetre (això és, fem R_2 més petita) i observau com el senyal senoidal es va saturant (aplanant). Podeu justificar aquest comportament?
- La Figura 4.b mostra un oscil·lador de pont de Wien al qual s'hi ha afegit un control automàtic d'amplitud realitzat amb un JFET de canal n. La finalitat d'aquest control és substituir R_2 del circuit de la Figura 4.a per un bloc que es comporti com una resistència, el valor de la qual es va ajustant amb l'amplitud de la sortida. L'objectiu és aconseguir mantenir una amplitud de la sortida tal que faci que es compleixi la condició $|L(j\omega_0)| \approx 1$. Considerant que un JFET es comporta com una resistència controlada per la tensió de porta, explicau qualitativament el funcionament del circuit de control automàtic d'amplitud.
- Afegiu el control automàtic d'amplitud a l'oscil·lador del *proto-board*. Utilitzau $R'_2 = 10k\Omega + 220\Omega$. Visualitzau amb l'oscil·loscopi el senyal de sortida i discutiu si té la forma esperada. Mesurau l'amplitud del senyal de sortida i la freqüència d'oscil·lació.
- Simulau el circuit amb el PSpice, i comparau els resultats obtinguts amb els mesurats anteriorment. Caldrà que utilitzeu l'opció `uic` a la sentència `.tran`. Per exemple:

```
.tran 0.1u 100m 0m 5u uic
```

El transistor JFET s'especifica utilitzant la instrucció:

```
Jnom <D> <G> <S> J2N3819
```

a on <D> <G> <S> són els nodes drenador, porta i surtidor respectivament.

El diode s'especifica utilitzant la instrucció:

```
Dnom <A> <C> D1N4148
```

a on <A> <C> són els nodes ànode i càtode respectivament.

Els models del JFET i el diode es troben definits dins el fitxer `eval.lib` i per tant bastarà posar `.lib eval.lib` al fitxer PSpice. Pel que fa al TL071, caldrà que copieu el contingut del fitxer `tl071.inc` a dintre del fitxer PSpice.