

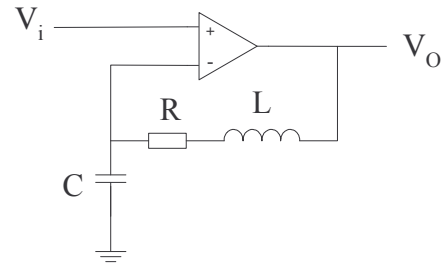
Problemes de Tècniques Analògiques. Full II. Realimentació i Estabilitat.

1^{er} Curs d'Enginyeria Tècnica Industrial (esp. Electrònica Industrial)

Amplificadors: realimentació negativa

1.- Sigui el circuit de la figura on l'amplificador operacional presenta un guany en continua A_0 i un pol a $\omega_0=10\text{rad/s}$.

- Determinau el guany de llaç, identificant pols i zeros.
- Representau els Bodes del guany de llaç.
- Determinau el guany A_0 màxim per tal que el sistema sigui estable mantenint un marge de guany de 10dB.
- Amb el valor de A_0 màxim de l'apartat anterior determinau el marge de fase del sistema.



$$L=1\text{mH}, C=1\mu\text{F}, R=1\text{k}\Omega$$

2.- Sigui un amplificador realimentat amb guany de llaç determinat per l'expressió següent:

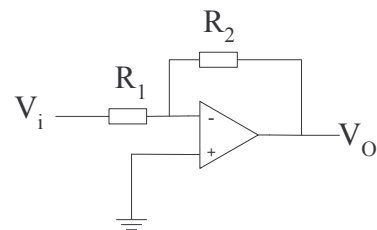
$$L(j\omega) = \frac{2 \cdot 10^3}{\left(1 + j\frac{\omega}{10^3}\right)^3}$$

- Utilitzant l'aproximació gràfica de Bode, determina el marge de guany i el marge de fase. ¿Es estable el circuit?
- Repeteix el problema fent ara els càlculs demunt l'expressió analítica de $L(j\omega)$.

3.- Sigui un amplificador en llaç obert $A(\omega)$ determinat per un guany en continua de $2 \cdot 10^5$ i per 3 pols a 10kHz, 100kHz i 1MHz respectivament. Determinau el marge de fase pels casos $\beta=0.01, 0.001$, i 0.0001 respectivament.

4.- Sigui l'amplificador inversor següent, on l'amplificador operacional es caracteritza per un guany $A_0=100\text{dB}$ i tres pols a 10kHz, 3MHz i 30MHz respectivament.

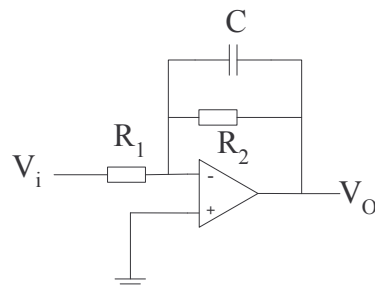
- Estudiau l'estabilitat del sistema determinant els marges de guany i de fase.
- Si estabilitzam el sistema col·locant una resistència R entre les pates d'entrada de l'operacional, determinau el valor d'aquesta resistència per tal que el marge de fase sigui de 45°



$$R_1=10\text{k}\Omega, R_2=100\text{k}\Omega$$

5.- Sigui l'amplificador inversor següent, on l'amplificador operacional es caracteritza per un guany $A_0=100\text{dB}$ i tres pols a 10kHz, 3MHz i 30MHz respectivament. Afegim un condensador C tal com es mostra a la figura.

Representa els diagrames de Bode del guany de llaç i compara amb els obtinguts a l'exercici anterior. Comenta els resultats des del punt de vista d'estabilitat del sistema.



$$R_1=10\text{k}\Omega, R_2=100\text{k}\Omega$$

6.- Sigui un amplificador enllaç obert $A(\omega)$ determinat per un guany en continua de 800 i per 3 pols a 10kHz, 100kHz i 1MHz respectivament. Sigui $\beta=0.5$, determina el marge de fase i demostra que el sistema és inestable. ¿on s'hauria de col·locar un pol dominant de manera que el marge de fase sigui de 45° i per tant estabilitzar el sistema?

7.- El guany de llaç d'un amplificador realimentat ve determinat per l'expressió:

$$L(j\omega) = \frac{5 \cdot 10^8}{j\omega(j\omega + 10^2)(j\omega + 5 \cdot 10^3)}$$

Discuti l'estabilitat.

Determinau el marge de guany i el marge de fase.

8.- Sigui el circuit de la figura on el guany de l'amplificador ve determinat per la següent funció de transferència:

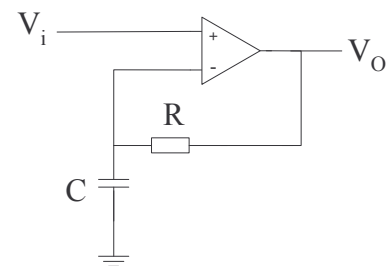
$$A(\omega) = \frac{A_0}{\left(1 + j\frac{\omega}{10}\right)\left(1 + j\frac{\omega}{10^6}\right)}$$

a) Calculau l'expressió del guany de llaç i representau els diagrames de Bode del mòdul i de la fase.

b) Calculau l'expressió del marge de guany en funció de A_0 , ¿per quin valor de A_0 comença a ser estable el circuit?

c) Calculau A_0 per tenir un marge de fase de 45°

d) Calculau A_0 per tenir un marge de fase de 22.5°

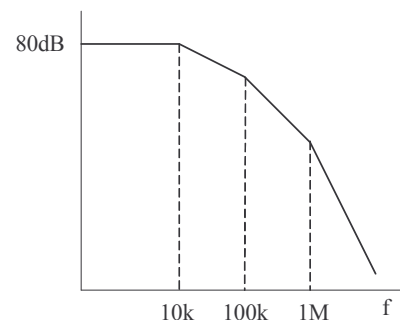


$R=1k\Omega$, $C=100nF$

9.- El diagrama adjunt representa el guany en llaç obert d'un amplificador operacional.

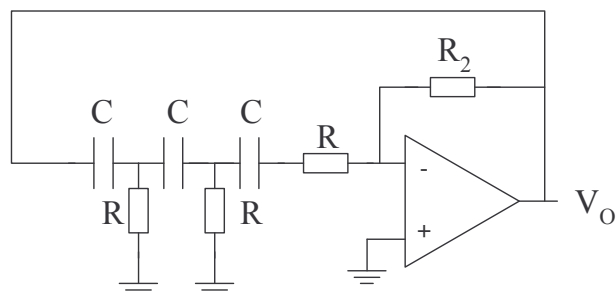
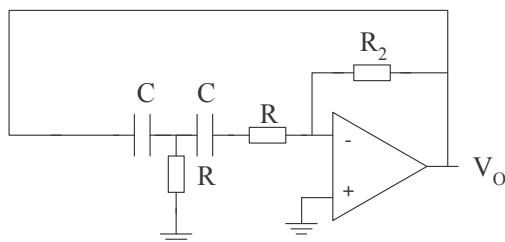
a) Obteniu els marges de guany i fase d'un amplificador no inversor implementat emprant aquest amplificador operacional, per un guany del no inversor de 40. És estable o inestable?

b) Determinau el guany d'un amplificador no inversor amb aquest operacional per tal de tenir un marge de fase de 30° .

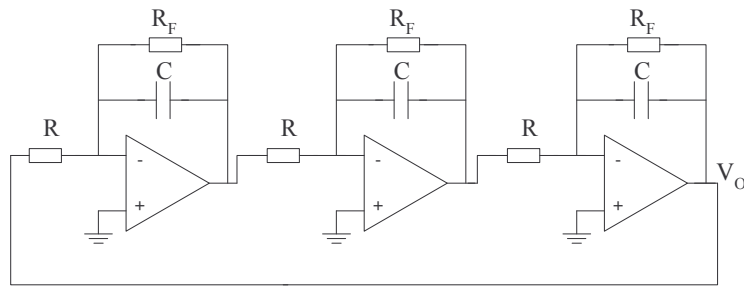


Oscil·ladors sinusoidals: realimentació positiva

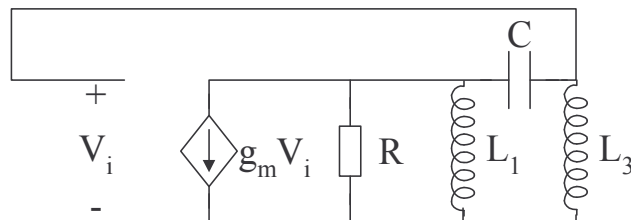
10.- En els circuits següents considerant $C=1nF$ i $R=10k\Omega$, determinau el valor de R_2 per tal que el sistema oscil·li i calculau la freqüència d'oscil·lació.



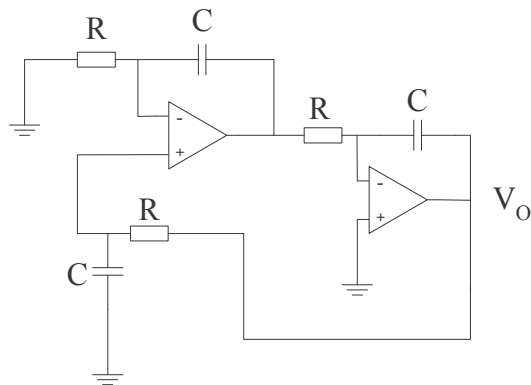
11.- En el següent oscil.lador de tres fases, determinau la freqüència d'oscil.lació i la relació de resistències tal que fa que el sistema oscil.li.



12.- En el següent oscil.lador de Hartley, determinau la condició d'oscil.lació i calculau la freqüència d'oscil.lació.



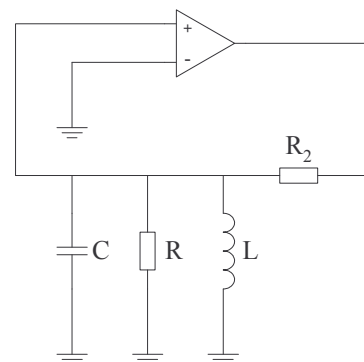
13.- El circuit següent és un oscil.lador lineal. Determina la freqüència d'oscil.lació del circuit



14.- El circuit de la figura és un oscil.lador lineal format per components passius i per un amplificador operacional caracteritzat per una resistència diferencial d'entrada R_i , una impedància de sortida R_o i un guany diferencial A (el CMRR és infinit).

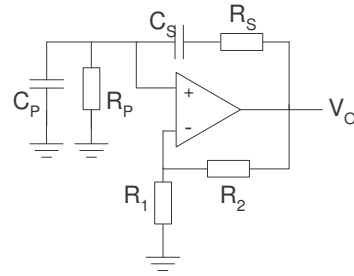
Es demana que determineu:

- La freqüència d'oscil.lació.
- El valor de R_2 (en funció de la resta de paràmetres) per tal que el circuit oscil.li.



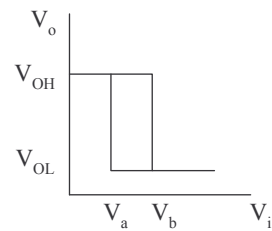
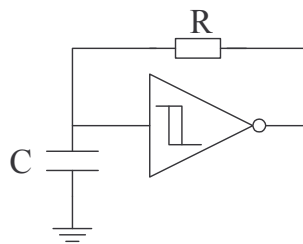
15.- La figura mostra un oscil.lador de pont de Wien amb components passius arbitraris. Es demana:

- Condicció d'oscil.lació i freqüència d'oscil.lació.
- Discutir la possibilitat d'utilitzar aquest circuit com a generador de senyals sinusoidals si es pretén variar la freqüència substituint la resistència R_P per un potenciòmetre.



Oscil.ladors : generadors d'ona quadrada

16.- En el següent circuit, considerant la funció de transferència del Schmitt-trigger representada, es demana que determineu la tensió de sortida i la tensió al condensador. Dedui la freqüència d'oscil.lació i el cicle de treball.

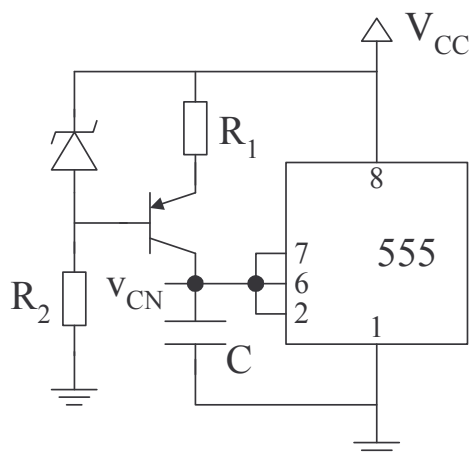


17.- Sigui el circuit 555 configurat de la manera que es mostra a la figura. Considerau $V_{EBon}=0.7V$, $\beta=150$, $R_1=2.2k\Omega$, $C=100nF$, $V_Z=5.1V$ i $V_{CC}=15V$.

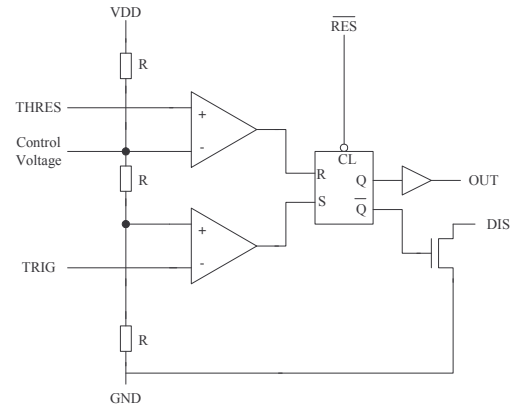
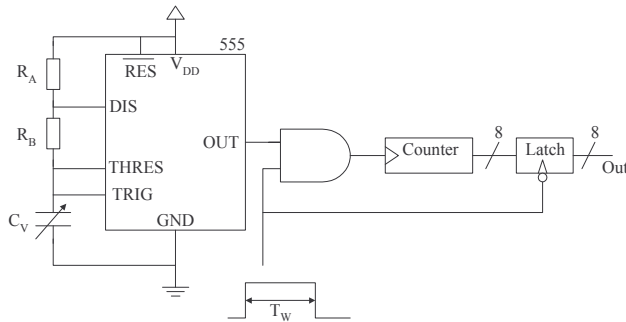
Suposant que el transistor intern de descàrrega del 555 presenta en saturació un corrent I_{DSsat} , representau la tensió $V_{CN}(t)$ i determinau la freqüència i el cicle de treball del circuit.

Aplicació numèrica $I_{DSsat}=250mA$.

NOTA: considerau l'esquema de 555 proporcionat a classe (l'esquema també es mostra a l'anunciat del problema 18).



18.- Es vol realitzar un sistema per a mesurar la capacitat d'un condensador variable C_V . Per això es disposa d'un NE555 que es configura com a multivibrador astable i un integrat comptador tal com es mostra a la figura següent.



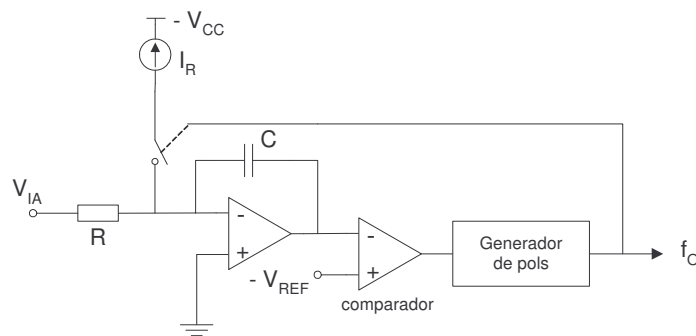
Esquema intern de l'integrat 555.

- Determinau la forma d'ona a la sortida OUT del 555. Determinau l'expressió del període i la freqüència de la sortida OUT del 555 en funció de R_A , R_B i C_V .
- Si C_V varia entre 10pF i 100pF determinar el valor mínim de T_w per tal que no tinguem un overflow al comptador.
- Deduiu la relació entre el valor digital a la sortida del latch i el valor de la capacitat C_V .

Considerau que quan el transistor MOS del 555 es comporta com un interruptor ideal.

19.- Dissenyau un multivibrador astable emprant el temporitzador 555, que generi una ona quadrada de 2kHz amb cycle de treball del 75%. Dibuixau el circuit, eriquetant els terminals del 555 i indicant els valors de tots els components que s'emprin.

20.- Sigui l'oscil.lador control.lat per tensió (VCO) representat a continuació.



El generador de pols treu un pols d'amplada $t_p = 1\mu s$ cada vegada que veu un flanc de pujada a la seva entrada. Durant aquest temps l'interruptor es tanca. Es demana:

- Calculau i representau els senyals als nodes V_A i a la sortida del generador de pols.
- Determinau la freqüència de sortida f_O en funció de tots els paràmetres del circuit i de la tensió d'entrada a convertir V_{IA} . Que ha de valer com a mínim I_R , si $0 < V_{IA} < V_{MAX}$?

c) Si $V_{MAX} = 5V$, la resistència R és de $10k\Omega$, la tensió de referència $V_{REF}=20V$, determinau el valor de I_R , tal que la freqüència màxima d'oscil.lació sigui de $100kHz$.

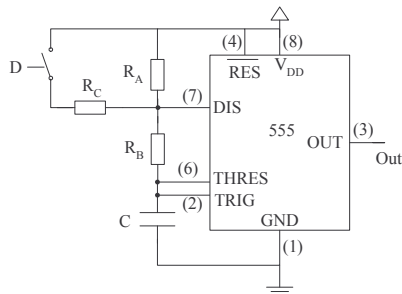
21.- Es vol implementar un modulador FSK tal com es mostra a la figura. Un modulador FSK és un circuit tal que per una entrada binària $D=1$ proporciona un senyal de sortida d'una freqüència determinada i per una entrada binària $D=0$ un senyal de sortida amb una altra freqüència. El circuit proposat es basa en un 555 configurat com es veu a la figura, on quan $D=1$ l'interruptor es troba obert i quan $D=0$ l'interruptor es troba tancat.

a) Determinau la forma d'ona a la sortida OUT del 555 quan $D=1$. Derivau l'expressió del període i la freqüència de la sortida OUT del 555 en funció de R_A , R_B , R_C i C .

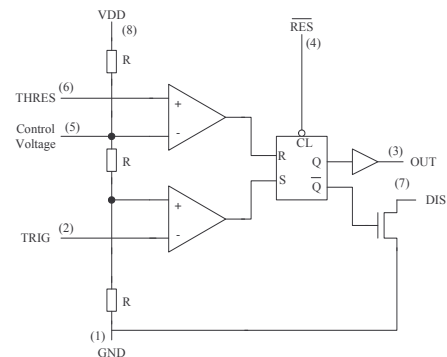
b) Igual que apartat a) però quan $D=0$.

c) Si es vol que el sistema presenti unes freqüències d'oscil.lació de 1270 Hz i 1070 Hz pels dos valors binaris, si fixam $C=10nF$ i $R_B=47k\Omega$, determinau els valors de les altres resistències

d) Quin és el cicle de treball per cada un dels estats del circuit?



Modulador FSK



Esquema del 555. Considerau el MOS com un interruptor ideal.