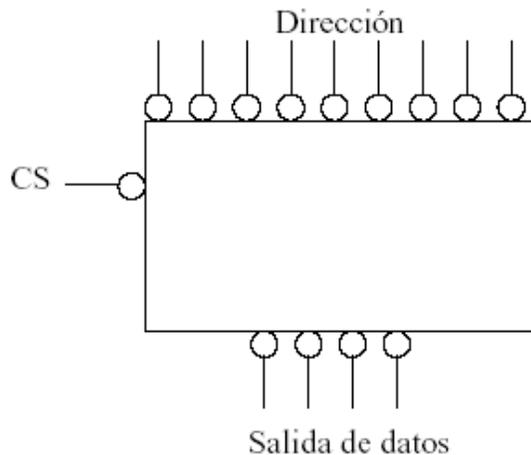


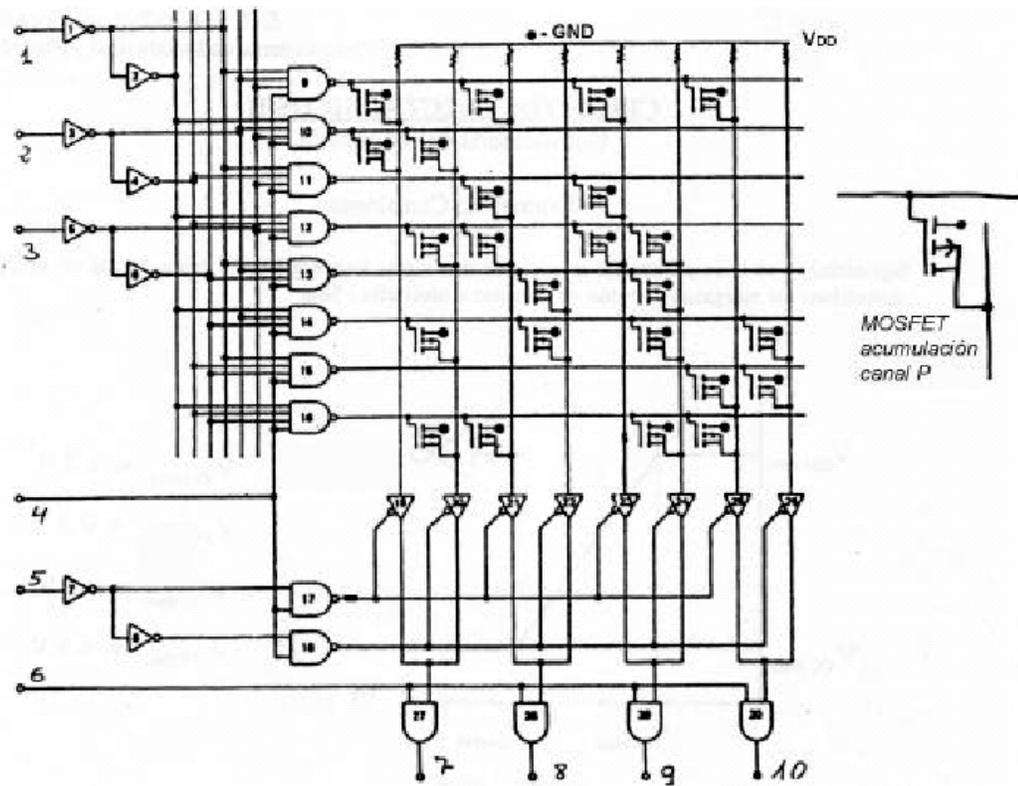
EJERCICIOS DE SISTEMAS ELECTRÓNICOS DIGITALES: HOJA 8
2^o CURSO DE INGENIERÍA TÉCNICA INDUSTRIAL. ESPECIALIDAD
EN ELECTRÓNICA INDUSTRIAL
MEMORIAS DE SEMICONDUCTOR

- 1.- Se necesita disponer de una memoria de sólo lectura para almacenar el programa fijo con el que trabajará una máquina secuencial digital.
La longitud de palabra debe ser de 16 bits y la capacidad de 1 K palabras (=1024 palabras).
para tal fin se tienen disponibles chips 3584 de Fairchild. Este chip contiene una memoria ROM-MOS organizada en 512 palabras de 4 bits cada una, cuyo esquema de bloque se ve en la figura.



Diseñar el conexionado de terminales necesario para obtener la memoria de 1 K x 16 bits.

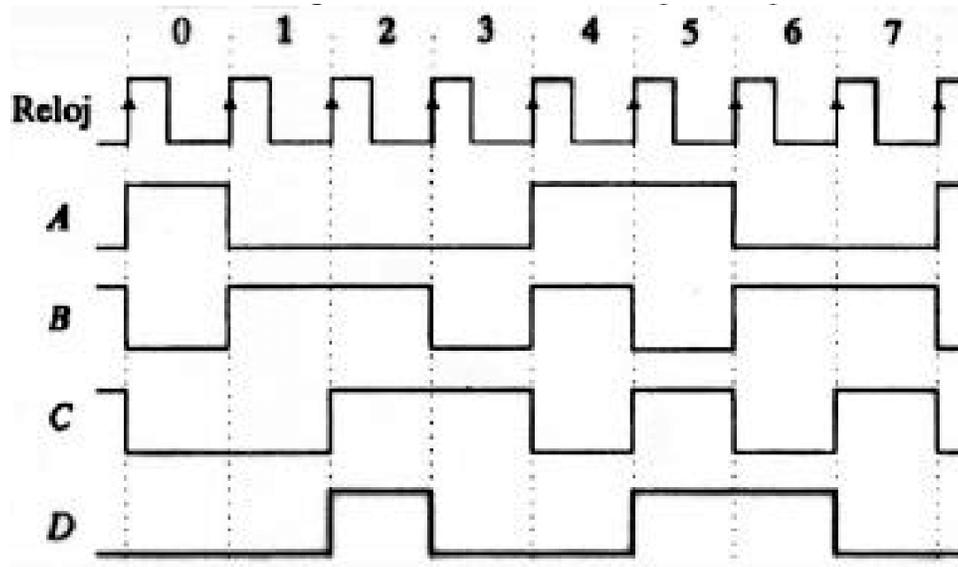
- 2.- En el ejercicio de la figura se representa el esquema interno de una memoria ROM.
Contesta a las siguientes preguntas:
- Indica la misión de cada uno de los terminales indicados (del 1 al 10).
 - Capacidad de la memoria
 - Contenido de la primera y última posición.



3.- Un circuito combinacional acepta un número de entrada de tres bits codificado en binario natural y genera su cuadrado. Escribir la tabla de verdad de este circuito. ¿Cómo realizarías el mismo a partir de una ROM del estilo del ejercicio anterior que conste de ocho palabras de cuatro bits? Mostrar el esquema de conexiones pertinente.

4.- Tenemos una ROM de 2.048 palabras de 5 bits/palabra, que dispone, por consiguiente de 11 entradas de dirección. Necesitamos una ROM de 8.192 palabras de 1 bit/palabra. Dibujar un diagrama que muestre cómo puede realizarse la conversión necesaria combinando la ROM con un multiplexor.

5.- En cuatro líneas se desean generar secuencias repetitivas de 8 períodos de reloj con las formas de onda que se indican en la figura siguiente:



Implementar el generador de secuencias con flip-flops tipo D activados por flanco de subida y con una ROM de 8x4 bits. Para eso considerar que el tiempo de respuesta de los flip-flops puede despreciarse y que el tiempo de acceso a memoria es del orden de T/2 (siendo T el período de la señal de reloj).

6.- Implementa las siguientes funciones a partir de un multiplexor y una ROM de 8x8bits.

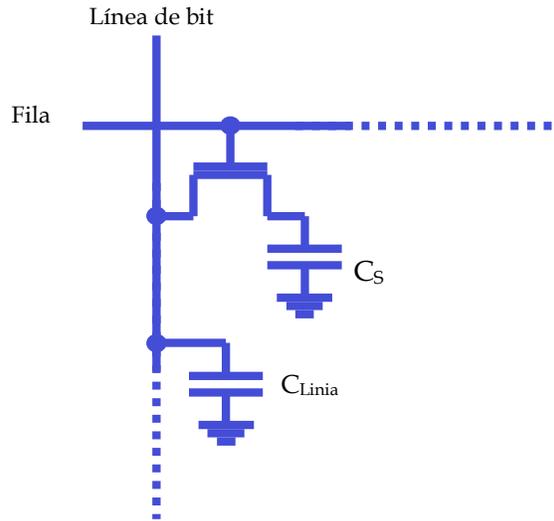
$$f_1(A_3, A_2, A_1, A_0) = \sum m(0, 1, 2, 3, 4, 5)$$

$$f_2(A_3, A_2, A_1, A_0) = \sum m(3, 7, 9, 10, 11, 12, 13, 15)$$

$$f_3(A_3, A_2, A_1, A_0) = \sum m(2, 9, 10, 13, 14)$$

$$f_4(A_3, A_2, A_1, A_0) = \sum m(8, 14)$$

7.- Una memoria DRAM opera con una tensión de alimentación V_{DD} . En cada celda de memoria el condensador de almacenamiento tiene una capacidad de C_S , cuya carga se vuelca en la línea de bit (con capacidad $C_{Línea}$) durante la lectura. Aplicando conservación de carga determina la tensión de la línea de bit ($V_{Línea}$) al final del proceso suponiendo que inicialmente $V_{línea}=0$. ¿Qué tensión obtendríamos en $V_{Línea}$ si $V_{DD}=1.5V$, y $C_{Línea}=2C_S$?



8.- En la siguiente figura se muestra un amplificador de salida de una SRAM. Este circuito sirve para realizar una lectura rápida del contenido de la celda que se esté leyendo. Observa el cronograma adjunto y comenta la funcionalidad de las señales S, P y BS (Bit Select) y de los grupos de transistores (M4,M9), (M5-M8), y (M1-M3)

