

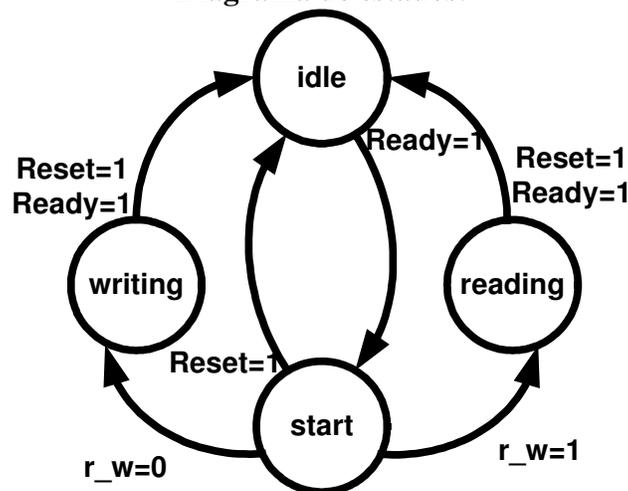
**EJERCICIOS DE SISTEMAS ELECTRÓNICOS DIGITALES: HOJA 2**  
**2º CURSO DE INGENIERÍA TÉCNICA INDUSTRIAL.**  
**ESPECIALIDAD EN ELECTRÓNICA INDUSTRIAL**  
**LENGUAJES DE ALTO NIVEL**

- 1) Realiza en RTL un comparador de dos buses de 16 bits  $a$  y  $b$  de forma que indique a su salida si  $a < b$ ,  $a = b$  ó  $a > b$ .
- 2) Un motor eléctrico viene controlado por un único botón. Cuando se pulsa el motor pasa de encendido a apagado. Si se vuelve a pulsar el motor pasará otra vez al estado apagado. Sintetizar en VHDL el circuito de control del motor.
- 3) Implementa en VHDL una máquina de estados finitos (FSM) que controle un bloque de memoria. La FSM recibe dos entradas, *ready* que indica cuando la memoria esta preparada, *read/write* (*r\_w*) que indica si se desea realizar una lectura o escritura y una señal de *reset*. La FSM genera dos variables, *oe* y *we* que se aplican al “output enable” y al “write enable” del bloque de memoria. El diagrama de transición de estados y la tabla de variables de salida en función del estado se indican a continuación.

**Tabla de Salida**

<b>Estado</b>	<b>oe</b>	<b>we</b>
idle	0	0
start	0	0
writing	0	1
reading	1	0

**Diagrama de estados:**



- 4) Se desea implementar un bloque de control del movimiento de un ROBOT. Este bloque tendrá seis señales de entrada D, I, A, R, P, B (indicando respectivamente si se quiere girar a la Derecha o la Izquierda, Avanzar, Retroceder, Pararse o indicar que las baterías están bajas). En total tendremos seis estados posibles. Implementa un diagrama de estados que realice este comportamiento además de su implementación en VHDL.