

ELECTRÒNICA I.

TRANSISTORS: BIPOLARS (BJT)

1. INTRODUCCIÓ

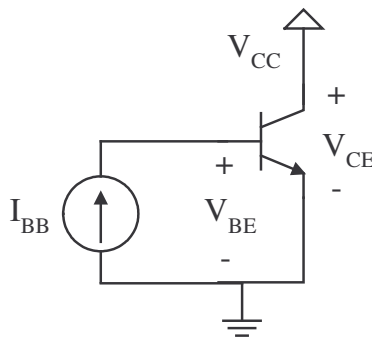
En aquesta pràctica estudiarem diversos aspectes dels transistors bipolar d'unió (BJT). En primer lloc s'obtenen les corbes característiques dels transistors i després es simularan circuits que mostren aplicacions típiques, com són els casos de circuits inversors. Si bé els circuits per analitzar són de caire digital, nosaltres analitzarem les característiques elèctriques i per tant aspectes lligats al funcionament elèctric dels transistors. Cal aclarir que en aquesta pràctica només és obligatori la realització de l'apartat 2. Els apartats següents són de caire totalment voluntari i de fet complementen l'assignatura d'Electrònica II, ja que fan relació al comportament elèctric de circuits digitals, fent el lligam entre el transistor des del punt de vista de dispositiu semiconductor (analògic per tant) i el comportament de porta lògica digital.

2. CORBES CARACTERÍSTIQUES DEL TRANSISTOR BJT

Les corbes característiques consisteixen en representar les equacions

$$I_C(V_{CE})|_{I_B=\text{cte}} \quad I_B(V_{BE})|_{V_{CE}=\text{cte}}$$

Per a representar aquestes corbes es simularà el circuit següent



Variant els generadors I_{BB} i V_{CC} s'obtenen les corbes característiques del transistor.

(Q1) Representau les corbes característiques sortida $I_C(V_{CE})$ d'un transistor bipolar NPN ideal. Per a utilitzar aquest element és necessari incloure en el fitxer d'entrada la descripció del transistor

QNOM <node C> <node B> <node E> NPN_IDEAL

A continuació caldrà definir un model per aquest transistor, per això afegireu també la descripció del model de la següent manera:

```
.model NPN_IDEAL NPN (Is=18100f Bf=100)
```

Per a representar aquestes corbes és necessari utilitzar un escombrat encadenat del corrent de base (això és un escombrat de I_{BB}) en l'escombrat de V_{CC} . Això es fa mitjançant la instrucció

```
.DC < escombrat de  $V_{CC}$  > < escombrat de  $I_{BB}$  >
```

Per representar les corbes fer variar la tensió de V_{CC} des de 0 fins a 10 volts i al corrent I_B els valors 0, 20, 40 i 60 μA .

(Q2) Representar la característica d'entrada $I_B(V_{BE})$ del transistor anterior. Varieu el corrent de base de 0 a 100 μA i donar a la tensió V_{CE} els valors 0, 2, 4 i 6 V.

(Q3) A la vista dels resultats considereu el model en gran senyal del transistor bipolar i estimeu el valor de β . Comentau el resultat.

(Q4) Repetiu les qüestions 1, 2 i 3 per un transistor bipolar PNP també ideal. Per això canviau el model del transistor i polaritzau adequadament el circuit (haureu de canviar de lloc i/o orientació les fonts del circuit). El model a considerar ara és :

```
.model PNP_IDEAL PNP (Is=18100f Bf=100)
```

Aquests models ideals vos poden servir per a la realització d'exercicis de simulació amb la finalitat de comparar amb exercicis analítics.

(Q5) Representau ara les corbes característiques sortida $I_C(V_{CE})$ d'un transistor bipolar comercial com és el 2N2222A. Per a utilitzar aquest element és necessari incloure en el fitxer d'entrada les següents comandes:

```
QNOM <node C> <node B> <node E> Q2N2222A
```

A continuació caldrà definir un model per el transistor Q2N2222, per això afegireu també el fitxer de descripció del circuit el següent (subministrat pel fabricant del dispositiu).

```
.model Q2N2222 NPN(Is=14.34f Xti=3 Eg=1.11 Vaf=74.03 Bf=255.9 Ne=1.307  
+ Ise=14.34f Ikf=.2847 Xtb=1.5 Br=6.092 Nc=2 Isc=0 Ikr=0 Rc=1  
+ Cjc=7.306p Mjc=.3416 Vjc=.75 Fc=.5 Cje=22.01p Mje=.377  
+ Vje=.75 Tr=46.91n Tf=411.1p Itf=.6 Vtf=1.7 Xtf=3 Rb=10)
```

Realitzau les simulacions de la mateixa manera que ho heu fet amb el transistor ideal.

(Q6) Representau la característica d'entrada $I_B(V_{BE})$ del transistor Q2N2222. Varieu el corrent de base de 0 a 100 μA donant a la tensió V_{CE} els valors 0, 2, 4 i 6 V.

(Q7) Considereu el model en gran senyal del transistor bipolar vist a classe i estimeu el valor òptim del paràmetre β per ajustar les corbes obtingudes a Q5 amb aquest model.

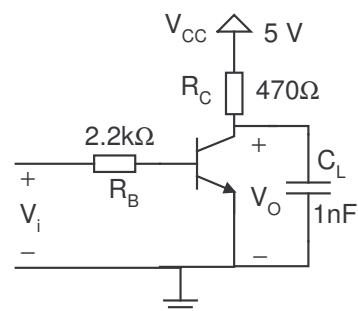
NOTA : Els dos apartats següent són de caire voluntari

3. EL TRANSISTOR BIPOLAR : ANÀLISI EN GRAN SENYAL, (INVERSOR DIGITAL)

Un inversor digital dona un nivell alt de sortida quan l'entrada és baixa i a l'inrevés. De les diferents formes de construir un inversor digital, una és la que es mostra a la figura

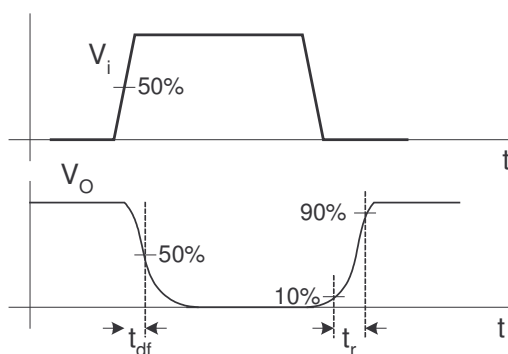
(Q8) Representar la característica de transferència del circuit fent un escombrat de tensió en continua de l'entrada entre 0 V i V_{CC} . Indicau sobre la gràfica les diferents zones d'operació per les que travessa el transistor.

Notau que el circuit correspon a un circuit inversor si s'assigna un 1 lògic a la tensió V_{CC} i un 0 lògic a 0 V.



Seguidament estudiarem el comportament temporal d'aquest circuit. Quan l'entrada varia en el temps dels valors lògics "010", la sortida pren els valors "101", però un cert temps després de que ho faci l'entrada, degut al retard del transistor en canviar de zona d'operació i del temps que triga C_L en carregar-se i descarregar-se.

Normalment es defineixen dos paràmetres per a caracteritzar el temps de resposta d'una porta digital. El temps de pujada (t_r) i baixada (t_f) es defineixen com els intervals de temps que el senyal de sortida tarda en anar del 10% al 90% i del 90% al 10% respectivament. D'altra banda, també es defineix el temps de retard alt-baix (t_{df}) i baix-alt (t_{dr}) com l'interval de temps que passa entre que el senyal d'entrada passa pel 50% fins que ho fa el senyal de sortida. La figura següent il.lustra les definicions de forma gràfica.

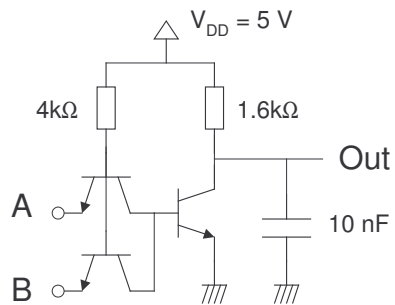


(Q9) Representar les tensions d'entrada i sortida de l'inversor de la figura en funció del temps per una càrrega capacitiva de 1 nF. L'entrada ha d'ésser un tren de polsos de 0 a 5V de 20μs de període, amb el mateix temps de nivell alt i baix, i amb temps de pujada i baixada de 1ns.

(Q10) Sobre la gràfica anterior, determinau aproximadament els valors de t_r , t_f , t_{df} , t_{dr} .

4. TÍPICA PORTA TTL.

El circuit de la figura constitueix un exemple típic de porta digital en tecnologia TTL (*Transistor-Transistor Logic*).



(Q11) Sense necessitat de fer càlculs, i considerant el transistor com un element que té dos estats (conduïx/no conduïx), dedueix de quina porta lògica es tracta. Per això heu d'esbrinar que val la sortida per totes les combinacions possibles de les dues entrades A i B.

(Q12) Considerant que $V_{DD} = 5V$ i que els transistors bipolars són del tipus 2N2222A, calculeu per simulació tots els paràmetres de retard de la porta per un condensador de sortida de 10 nF.